

El PLL del reproductor de CD

Postergamos un poco la explicación sobre el conversor D/A de los Aiwa 330,660 ó 990, para aclarar las numerosas consultas recibidas por e-mail sobre el PLL del artículo anterior.

Por Alberto H. Picerno

INTRODUCCION

Ya explicamos cómo funciona el PLL de lectura de datos, para qué sirve, cómo se ajusta y cómo se repara. Pero de algunos hechos como consumados, sin mayores explicaciones y creo que vale la pena aclararlos dada la importancia de los mismos.

Por ejemplo, simplemente dijimos que el PLL debe funcionar a 4,3218 MHz pero no aclaré de dónde salía este valor. También expliqué cómo se sincroniza el VCO del PLL pero tomando como señal de datos una supuesta señal repetitiva. Todos sabemos que del surco hipotético sale la señal RF que luego de procesada se transforma en EFM. EFM está muy lejos de ser una señal repetitiva ya que trae los datos guardados en el disco.

Vamos a tratar las cosas con tranquilidad y a aclarar estos temas tan importantes para la comprensión del proceso de lectura de datos de un CD.

LA FRECUENCIA DEL CLOCK DE LECTURA DE DATOS

En el sistema de CD lo que se graban son datos numéricos que representan los valores instantáneos de la señal de audio. Esos valores instantáneos se muestrean a una frecuencia de 44,1 kHz, siendo éste uno de los parámetros del sistema de CD adoptado en concordancia con el teorema de NYQUIST que dice que la frecuencia de muestreo debe ser mayor que el doble de la máxima frecuencia que se desea reproducir. Si consideramos que deseamos reproducir hasta 20 kHz, el doble sería 40 kHz. Se toma un poco más del doble, lo que nos da ese valor de 44,1 kHz como frecuencia de muestreo. El periodo correspondiente a esta frecuencia de muestreo es $T_m = 2,276 \mu s$. Ver figura 16.2.1.

Los datos están organizados en el disco de un modo muy preciso, formando un patrón repetitivo que ayuda a recuperarlos sin cometer errores. Recuerde que además de los datos de audio se graban datos de control y que además los datos de audio son dobles porque la grabación es estereofónica. Se dice que los datos se organizan en forma de cuadro (FRAME en inglés) por similitud

con la transmisión de video. Cada cuadro contiene 6 muestras de audio y todos los datos de control necesario, incluyendo el pulso o dato de sincronismo que consiste en dos PIT (el más largo), uno a continuación del otro. Ver figura 16.2.2.

Entre dato de sincronismo y dato de sincronismo se graban 6 muestras de audio. Por supuesto que también se graban otra cantidad de datos de control, incluso el sincronismo ocupa un lugar, y no debemos olvidar que en realidad hay 12 muestras, ya que se manejan dos canales de audio.

Todo eso no importa. Lo único que nos interesa es que entre pulso y pulso de sincronismo se transmiten 6 datos de audio y que entre dato y dato transcurran 22,676 μs , lo que nos permite calcular que el periodo de sincronismo es $6 \times 22,676 = 136,056 \mu s$.

Para poder transmitir esas 6 muestras dobles se realiza un proceso de codificación de manera que contabilizando los necesarios bits de control, de paridad, de consolidación y de sincronismo se requieren 586 bits en total para transmitir un cuadro.

Si se tarda 136,056 μs en transmitir 586 bits, cada bit dura $136,056/586 = 0,23138 \mu s$ o 231,38 ns.

$T_b = 231,38 \text{ ns}$

El flujo de bits es la cantidad de bits por segundo que entrega un sistema de transmisión de datos. En nuestro caso basta con dividir 1.000.000 $\mu s/0,23138 \mu s$ para conocer la cantidad de bits transmitidos en un intervalo de 1s.

Flujo de bits:
1.000.000/0,23138=4,321894 M/s

La señal de CLOCK necesaria para leer esa cantidad de bits por segundo no puede ser otra más que:

F CLOCK = 4,321894 MHz

De aquí sale entonces el dato impuesto, anteriormente calculado con toda precisión a partir de los parámetros del disco de CD. Para todos los efectos prácticos es suficiente recordar las cuatro

primeras cifras de la frecuencia de CLOCK que, además, son muy fáciles de recordar porque son monótonas descendentes a partir del 4.

Recuerde que esta señal tiene un nombre propio prácticamente reconocido por todos los fabricantes con alguna pequeña diferencia. El nombre más común es PLCK (PLL CLOCK). Por lo tanto:

PLCK = 4,321894 MHz

Con la señal PLCK vamos a realizar la lectura de EFM recuperada por el DATA SUCFR, por lo tanto, es conveniente dibujarla una debajo de la otra para observar la relación entre ellas (NOTA: Este es también un buen método para saber que el PLL está sincronizado; simplemente conecte un haz del osciloscopio a PLCK y la otra a EFM). Ver figura 16.2.3.

LA ORGANIZACION EN BLOQUES

La organización de los datos va más allá que la simple organización en cuadros. Ocurre que los cuadros se leen en 136 μs y hay informaciones que no necesitan ser entrecapadas con tanta velocidad de repetición. Por ejemplo, la indicación de tiempo transcurrido que se presenta en el display, proviene del disco y llega hasta el microprocesador para que éste la procese y la muestre en el display. Esta información sólo requiere un refresco cada segundo, así que no tiene sentido transmitirla con un periodo de repetición menor, lo que se hace es asignar una posición para un bit de control dentro de cada cuadro y acumular esa información en el microprocesador. Cada 98 cuadros se completa una nueva organización colocando en ese lugar del cuadro un conjunto de bits que se considera como sincronismo de datos de control. Al conjunto de 98 cuadros se lo llama bloque (o cuadro grande o gran cuadro) y a la nueva señal de sincronismo se la llama "sincronismo de bloque". Si acumulamos 98 cuadros en una memoria a partir del sincronismo de bloque obtenemos una disposición como la indicada en la figura 16.3.1.

Luego de acumulados los 98 cuadros en la memoria del microprocesador, éste los analiza en forma vertical. Como el lector puede observar, existen 8 canales verticales denominados desde la "P" hasta la "W". El canal O es uno de los más importantes ya que en el se guarda información referente al tiempo de reproducción, al tema que se está reproduciendo y al tipo de énfasis utilizado al grabar. No se conoce con exactitud el uso de los demás canales y probablemente estén vacíos en los discos comunes. Se supone que algunos son utilizados para generar imágenes fijas de video y que otros no tienen en la actualidad un uso determinado, sólo prevén un uso futuro.

Como estos bloques se repiten cada 98 cuadros, su duración

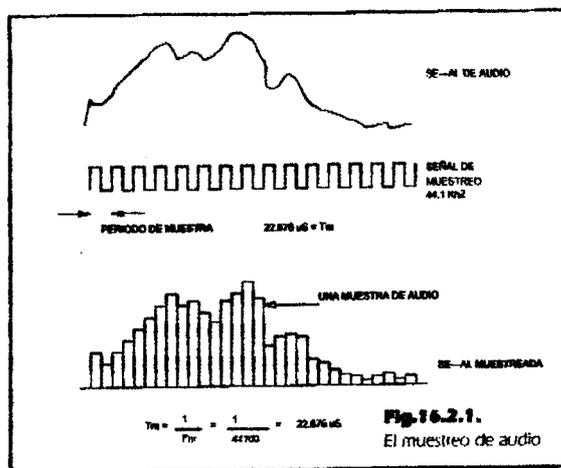


Fig. 16.2.1.
El muestreo de audio

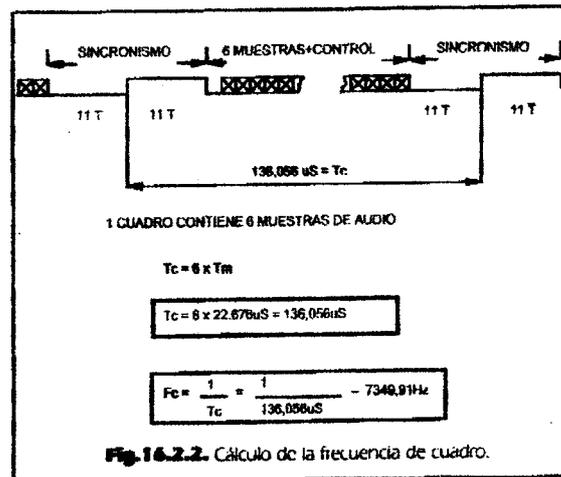


Fig. 16.2.2. Cálculo de la frecuencia de cuadro.

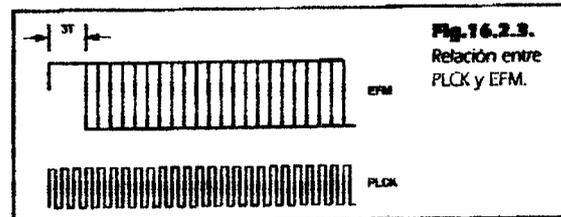


Fig. 16.2.3.
Relación entre PLCK y EFM.

es de 98 $136,056 \mu s = 13,333 \text{ ms}$ o con una frecuencia de 74,999 Hz. Por lo tanto, son perfectamente aptos para cambiar el contador de tiempo real que se refresca una vez por segundo en el display. De hecho, el microprocesador puede individualizar sectores musicales con una precisión de un bloque, es decir sectores de 13,333 ms.

tal suma puede ser una resta, dependiendo de que el error de fase sea negativo o positivo. De hecho, en muchos circuitos prácticos el CAFase genera una tensión fija cuando la muestra "MAS" y la referencia "R" están en fase. En este caso, el preset solo hace un ajuste fino de esa tensión pero el principio de funcionamiento no se ve alterado.

EL PLL DE LOS REPRODUCTORES DE CD

Recordemos el principio de funcionamiento de un PLL. Un PLL está formado por un oscilador controlado por tensión y un CAFase según la disposición que mostramos en la figura 16.4.1

El VCO debe oscilar a una frecuencia libre cercana a la frecuencia de la referencia; para ajustarlo se retoca el preset de ajuste que genera una tensión fija de control para el VCO. El CAFase compara la fase de la referencia y la muestra generando una tensión de error proporcional al desfase. Esa tensión de error se suma a la de ajuste formando la V CONTROL que definitivamente controla la frecuencia del VCO. Cuando decimos suma nos referimos a sumar en magnitud y signo, es decir, que

Aun con el VCO ajustado exactamente a la frecuencia de referencia, es posible que el circuito deba generar una tensión de corrección momentánea. En efecto, las frecuencias pueden ser iguales pero la fase no. El circuito compara las fases y genera una tensión de error que le cambia la frecuencia al VCO para que éste apure o reduzca el paso hasta que se ponga en fase y la V ERROR se haga cero volviendo el VCO a la frecuencia de referencia. La velocidad con que se cambia el paso depende de C, si es pequeño el VCO pega un salto en lugar de dar un paso suave y entonces se pueden producir sobrecorrecciones de frecuencia.

En la práctica, las frecuencias jamás son iguales, de hecho la referencia tiene por lo menos, pequeñas variaciones de fre-